

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: **03036796 A**

(43)Date of publication of  
application: **18. 02 . 91**

(51)Int. Cl  
**H05K 9/00**  
**H05K 1/02**  
**H05K 3/46**



(21)Application number: **01171294**

(71)Applicant: **IBIDEN CO LTD**

(22)Date of filing: **04 . 07 . 89**

(72)Inventor: **TAKAHASHI SHINJI**  
**KAWASHIMA KOJI**

(54)**SHIELDED PRINTED BOARD FOR  
SURFACE MOUNT COMPONENT**

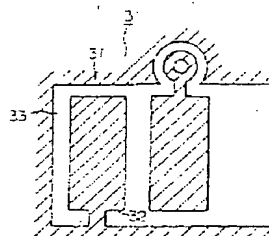
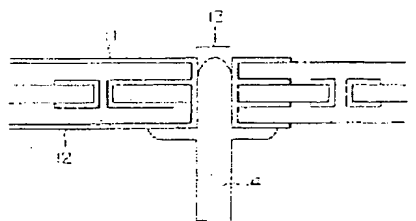
(57)Abstract:

PURPOSE: To allow a digital electronic circuit and an analog electronic circuit to coexist on a mother board and to raise connecting reliability of soldering by operating upper and lower conductor layers as a shielding layer used also as a power source layer, and raising the thermal resistance of a component connection part in the conductor layer to be soldered of a surface mounting component.

CONSTITUTION: Upper and lower outer layer conductors 11, 12 cover the whole surface of a multilayer board except a part necessary for connection terminals of various electronic components, through holes, etc., as surface mounting components to be used also as a power source line. In this case, power source pads 32 as connection pads are so provided with a vacant part 33 therearound to increase its thermal resistance. Solder-plated Kovar conductor pin 4 is secured to a through hole

13 of a multilayer printed circuit board 1 by a high melting point solder dipping method to obtain a shielded printed wiring board for a surface mounting component.

COPYRIGHT: (C)1991,JPO&Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平3-36796

⑮ Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)2月18日

H 05 K 9/00  
1/02  
3/46R 7039-5E  
P 8727-5E  
Q 7039-5E

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 表面実装部品用シールドプリント配線板

⑯ 特 願 平1-171294

⑰ 出 願 平1(1989)7月4日

⑱ 発 明 者 高 橋 伸 治 岐阜県大垣市青柳町300番地 イビデン株式会社青柳工場  
内⑲ 発 明 者 河 島 浩 二 岐阜県大垣市青柳町300番地 イビデン株式会社青柳工場  
内

⑳ 出 願 人 イビデン株式会社 岐阜県大垣市神田町2丁目1番地

㉑ 代 理 人 弁理士 曾我 道照 外4名

## 明 細 書

## 1. 発明の名称

表面実装部品用シールドプリント配線板

## 2. 特許請求の範囲

(1) 中心基板の上下に導体層を設けた多層基板の上面側に表面実装部品が搭載され、その下面側から突出した導体ピンによって他の基板等を実装される表面実装部品用パッケージのためのシールドプリント配線板において、

前記上下の導体層は電源層兼用のシールド層としての機能を果たし、

前記表面実装部品の半田付けがなされる前記導体層内の部品接続部における熱抵抗が高くされていることを特徴とする表面実装部品用シールドプリント配線板。

## 3. 発明の詳細な説明

[産業上の利用分野]

この発明は表面実装部品用シールドプリント配線板に関するものであり、特に、その上面側に表面実装部品を搭載し、その下側から突出する導体

ピンによって他の基板等を実装する表面実装部品用パッケージのためのシールドプリント配線板に関するものであって、その中に形成される電子回路を電磁波ノイズからシールドし、また、当該内部の電子回路の電磁波ノイズをシールドすることにより内部の信号線による干渉を抑制して、動作上の信頼性を向上させるとともに、前記表面実装部品の半田付け部分における熱抵抗を高くしたものである。

[従来の技術]

近年の電子回路技術の発達により、いわゆる半導体素子等の電子部品の集積度は相当高度になってきている。このために、自動車、産業用機器等においても種々の電子機器が搭載され、また電子機器の動作も高速になってきている。このため、産業用機器等に設置された電子機器においては、安全上、機器外部の電磁波ノイズの影響を受けないように、確実にシールドを施すことが必要とされる。

また、各種の分野で使用されているデジタル電

## 特開平3-36796(2)

子回路やアナログ電子回路については、マイクロコンピュータ技術やセンサ技術の発達にともない、高速度動作をすることが可能になっているが、これらの高速度に動作する電子回路は他の電子回路からの干渉を受け易く、デジタル電子回路でさえもシールドを施して、他の電子回路に対する干渉を起こさないようにせねばならない。

ところが、所要の表面実装部品を実装する際に、シールドを施すためのシールドパターンを電源層として使用したときには、当該表面実装部品を外部に接続させるための接続パッド部における熱容量が大きくなり、この接続パッド部の温度が表面実装部品のリード部の温度よりも上がりにくくなる。その結果として、接続のための半田が表面実装部品のリード部に吸い取られてしまって、所望の接続部に十分な半田が付着できなくなり、このために、表面実装部品の半田付けに対する信頼性が揺らぐことになる。

[発明が解決しようとする課題]

従来の表面実装部品用シールドプリント配線板

この発明に係る表面実装部品用シールドプリント配線板は、

「中心基板の上下に導体層を設けた多層基板の上面側に表面実装部品が搭載され、その下面側から突出した導体ピンによって他の基板等に実装される表面実装部品用パッケージのためのシールドプリント配線板において、

前記上下の導体層は電源層兼用のシールド層としての機能を果たし、

前記表面実装部品の半田付けがなされる前記導体層内の部品接続部における熱抵抗が高くされている」

ことを特徴とするものである。

[作用]

この発明においては、中心基板の上下に設けた導体層により所望のシールド効果がもたらされるとともに、表面実装部品の半田付けがなされる前記導体層内の部品接続部における熱抵抗が高くなることにより半田接続部の信頼性が高くなるようにされる。

は、上記されたように、所望のシールド効果をもたらすために、プリント基板の両面に電源ライン兼用の外層導体を設けたものであるが、表面実装部品を外部に接続させるための接続パッド部における熱容量が大きくなり、所望の接続部に十分な半田が付着できなくなり、このために、表面実装部品の半田付けに対する信頼性が揺らいでしまうという問題点があった。

この発明は、上記された問題点を解決するためになされたものであり、簡単な構成であって、従来技術を充分に利用・発展させることができ、しかも、必要な電磁シールドを可能とする表面実装部品用プリント配線板を用いて、マザーボード上のデジタル電子回路およびアナログ電子回路の混在ができるようにして、内部での信号線の干渉を抑制し、その信頼性の向上をさせるとともに、半田付けの接続信頼性があり、汎用性の高い表面実装部品用シールドプリント配線板を得ることを目的とする。

[課題を解決するための手段]

[実施例]

第1図は、この発明の実施例である表面実装部品用シールドプリント配線板に表面実装部品を実装した状態の斜視図である。この第1図において、多層プリント配線板(1)の上下両面には、それぞれに電源ラインである外層導体が設けられている。そして、この多層プリント配線板(1)の表面適所には、所要の表面実装部品(2)が対応の部品接続部(3)に対して半田で固定することにより接続されている。また、多層プリント配線板(1)の裏面適所には、適当な導電材料からなる複数本の導体ピン(4)が設けられており、かくして、所期のシールド効果を奏する表面実装部品用シールドパッケージ(5)が構成されることになる。

第2図は、上記実施例の構成を概略的に示す部分拡大断面図である。この第2図において、多層プリント配線板(1)の上下両面には、それぞれに電源ラインである上部外層導体(11)および下部外層導体(12)が設けられており、また、スルーホール(13)には、半田メッキを施したコパール

## 特開平3-36796(3)

製の導体ピン(4)が、例えば、高融点半田ディップ法を用いて固定されている。

第3図は、上記実施例における部品接続部(3)近傍の要部拡大平面図である。この第3図において部品接続部(3)を構成するものは、電源ライン兼用の外層導体部(31)、表面実装部品のリード線部分を外部と接続させる接続パッドとしての電源パッド(32)、および、前記電源パッド(32)における熱抵抗を増大させるための空白部(33)であって、この空白部(33)により、外層導体部(31)との極めて一部分での接続を除き、前記外層導体部(31)は電源パッド(32)から殆ど隔離されている。

上記された実施例のものは、次のようにして作成された。

(A) まず、板厚 2.2mm のガラス-エポキシ銅張積層板(両面に厚み 70 $\mu$ m の銅箔付きのもの)に対して、通常のサブトラクティブ法にて内層導体回路を形成してから、ガラス-ポリイミド-アブリゲ(0.1mm の厚みのもの)を介して、厚み

(2)が、対応の部品接続部(3)に対して半田で固定することにより接続された。かくして、所期のシールド効果を奏する表面実装部品用シールドパッケージ(5)が構成された。

なお、この実施例で適用される部品接続部としては、前記された第3図のような場合だけではなく、第4図に示されているような様々な態様の空白部を用いることもできる。この第4図において、第4図(A)に例示されているものは、接続パッドとしての電源パッド(32)を包囲する空白部(33)が、図面上の上下2箇所 で電源ライン兼用の外層導体部(31)に接続されているものである。また、第4図(B)に例示されているものは、接続パッドとしての電源パッド(32)を包囲する空白部(33)が、図面上の左右2箇所 で電源ライン兼用の外層導体部(31)に接続されているものである。そして、第4図(C)に例示されているものは、接続パッドとしての電源パッド(32)を包囲する空白部(33)が、図面上の左方下端部1箇所 で電源ライン兼用の外層導体部(31)に接続されてい

18 $\mu$ m の銅箔をプレス法により張り合わせて多層基板が形成された。

(B) 次に、この多層基板に対して上部外層導体(11)、下部外層導体(12)およびスルーホール(13)の形成を行い、多層プリント配線板(1)が形成された。なお、上部外層導体(11)および下部外層導体(12)は、表面実装部品としての各種の電子部品類の接続端子やスルーホール等の必要な部分を除いて、前記多層基板の全表面を覆っており、また、電源ラインとしても使用できるようにされている。このとき、接続パッドとしての電源パッド(32)は、熱抵抗が大きくなるように、その周囲に空白部(33)が設けられている。

(C) 次に、この多層プリント配線板(1)におけるスルーホール(13)に対して、半田メッキを施したコパル製の導体ピン(4)が高融点半田ディップ法を用いて固定されて、表面実装部品用シールドプリント配線板が得られた。

(D) しかる後に、この多層プリント配線板(1)の上部表面適所には、所要の表面実装部品

るものである。

## [発明の効果]

以上説明されたように、この発明に係る表面実装部品用シールドプリント配線板は、

「中心基板の上下に導体層を設けた多層基板の上面側に表面実装部品が搭載され、その下面側から突出した導体ピンによって他の基板等に実装される表面実装部品用パッケージのためのシールドプリント配線板において、

前記上下の導体層は電源層兼用のシールド層としての機能を果たし、

前記表面実装部品の半田付けがなされる前記導体層内の部品接続部における熱抵抗が高くされている」

ことを特徴とするものである。

即ち、この発明に係る表面実装部品用シールドプリント配線板は、信号伝達用の導体パターンが、多層プリント配線板の電源ラインである外層導体で囲まれた構造を有しているために、外部からこの表面実装部品用シールドパッケージへの電磁波

## 特開平3-36796 (4)

ノイズの侵入や、この表面実装部品用シールドパッケージから外部への電磁波ノイズの放射を防ぐことができる。従って、所要の電子回路を構成するときに、この発明における表面実装部品用シールドパッケージに、電磁波ノイズに敏感な回路を納めたり、または、電磁波ノイズを放射しやすい高周波回路を納めたりして、全体としての電子回路を構成することにより、局所的にアイソレート化し、回路動作を安定化させることで、電子回路の信頼性を向上させることができる。しかも、搭載しようとする半導体電子部品の電源用パッドの周囲には、その熱抵抗が大きくなるように所定の空白部が設けられており、これに応じて前記電源用パッドと表面実装部品との間の接続信頼性も大幅に向上する。更に、この発明においては、プリント配線板の表面の大部分が導体層としての金属箔で覆われており、従って、その耐水性、耐候性の向上も期待されるものである。

## 4. 図面の簡単な説明

第1図は、この発明の実施例である表面実装部

品用シールドプリント配線板に表面実装部品を実装した状態の斜視図、第2図は、上記実施例の構成を概略的に示す部分拡大断面図、第3図は、上記実施例における部品接続部近傍の要部拡大平面図、第4図は、上記実施例における部品接続部近傍の他の態様の例示図である。

1：多層プリント配線板、

11：上部外層導体、

12：下部外層導体、

13：スルーホール、

2：表面実装部品、

3：部品接続部、

31：外層導体部(電源ライン兼用)、

32：電源パッド(接続パッド)、

33：空白部、

4：導体ピン、

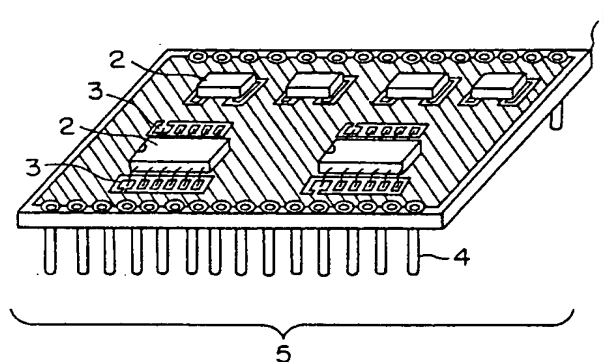
5：表面実装部品用シールドパッケージ。

なお、図面中で同一の符号が付されているものは、同一または相当のものを示す。

出願人代理人 曾我 道照



第1図



1：多層プリント配線板

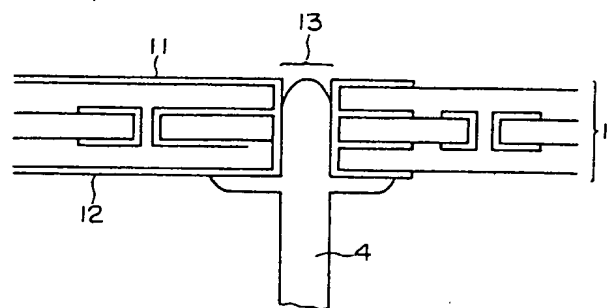
2：表面実装部品

3：部品接続部

4：導体ピン

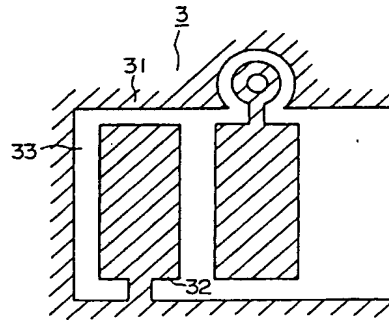
5：表面実装部品用シールドパッケージ

第2図



特開平3-36796 (5)

第3図



第4図

